

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

昭63-208366

⑬ Int.Cl.⁴H 04 N 1/40
G 06 F 15/64

識別記号

1 0 1
4 0 0

庁内整理番号

A-7136-5C
D-8419-5B

⑭ 公開 昭和63年(1988)8月29日

審査請求 未請求 発明の数 1 (全5頁)

⑮ 発明の名称 シェーディング補正方法

⑯ 特 願 昭62-40876

⑰ 出 願 昭62(1987)2月24日

⑱ 発 明 者	須 古 徹	東京都目黒区下目黒2丁目3番8号	松下電送株式会社内
⑲ 発 明 者	速 水 隆 夫	東京都目黒区下目黒2丁目3番8号	松下電送株式会社内
⑲ 発 明 者	中 川 文 男	東京都目黒区下目黒2丁目3番8号	松下電送株式会社内
⑳ 出 願 人	松下電送株式会社	東京都目黒区下目黒2丁目3番8号	
㉑ 代 理 人	弁理士 中尾 敏男	外1名	

明 細 書

1. 発明の名称

シェーディング補正方法

2. 特許請求の範囲

撮像素子の白基準レベルを決定するための白色較正板を副走査方向の複数ライン分の画素について読み取った画像データのうちの、最も白より大きいレベルのデータを、シェーディング補正用データとして、これをシェーディング補正演算処理時に用いることを特徴するシェーディング補正方法。

3. 発明の詳細な説明

産業上の利用分野

本発明は、例えば読み取り装置、ファクシミリ等の読み取り部等に用いて好適なシェーディング補正方法に関する。

従来の技術

従来のシェーディング補正方法は、第4図に示す装置によって実施されていた。第5図はその補正時のタイミングチャートである。

2...

つまり、第4図及び第5図において、先ず、白色較正板を読んだ時の画像データAは、書き込み制御信号Dに基づきシェーディングデータRAM 1に、主走査方向の1ライン分が書き込まれる。

次に実際の原稿を読ませる時には、画像データAと、読み出し制御信号Dに基づきシェーディングデータRAM 1から読み出されるシェーディング補正用データBとを用いてシェーディング補正回路2によりシェーディング補正を行い、補正後の出力データCを得る。

発明が解決しようとする問題点

しかし、かかる構成によれば、シェーディング補正用データを作成するための白色較正板の傷、汚れ、埃等に起因する白色較正板の不均一性に作用されやすく、正確なシェーディング補正用データを得ることができない。このため、シェーディング補正後の再生画像に線や縞などの傷が生ずることがある。

換言するに、白色較正板は、汚れ、埃等による経年変化を起したり、人為的な原因による傷が

いたりすることから、部分的に白基準レベルに変動が生じることがある。

そのため、従来のように主走査方向の1ラインの読み取りで、白基準レベルを決定することは、汚れや傷等による影響を回避することができず、好ましくない。

かかる問題の解決策として、例えば主走査方向又は副走査方向における複数画素の平均を採るという方法がある。しかし、これらの方法には、以下のような問題がある。

即ち、主走査方向の複数画素の平均を採る方法は、隣接する撮像素子のビットばらつきに対する補正ができなくなる。

また、副走査方向の複数画素の平均を採る方法は、ラインメモリが複数画素分必要となることから、回路量(部品点数等)が膨大となる。

本発明は、上述の問題点に鑑みて為されたもので、簡単な回路の追加により、白色校正板に傷、汚れ等がついていても、正確なシェーディング補正を行うことができるシェーディング補正方法を

提供することを目的とする。

問題点を解決するための手段

本発明は上述の問題点を解決するため、副走査方向の複数画素について、白色校正板を読み取った画像データのうちの、最も白より大きい値を、シェーディング補正用データとして、シェーディングデータRAMに格納し、原稿読み取り時には、そのシェーディングデータRAMのデータと、画像データとを用いて、シェーディング補正を行うという構成を備えたものである。

作用

本発明は、上述の構成によって、白色校正板を読み取った時の、副走査方向の複数画素のうち、最も白より大きいレベルのデータつまり、より白に近いレベルのデータを、シェーディング補正用データとすることができるので、白色校正板の傷や塵埃等の影響を除くことができ、正確なシェーディング補正を実施することができる。

実施例

第1図は本発明に係るシェーディング補正方法

を実施するに好適な装置の概略構成を示すブロック図である。

第1図において、シェーディング補正を行うためのシェーディング補正回路10と、シェーディング補正用データを格納するためのシェーディングデータRAM11は第4図の従来例と同様であるが、比較回路12と選択回路13が新規に追加されている。

前記比較回路12は、撮像素子の白基準レベルを決定するための白色校正板をその白基準レベルを決定するために予め副走査方向に複数ライン分読み取った時の画像データAと、シェーディングデータRAM11からリードしたシェーディング補正用データBとを比較する回路である。

また、前記選択回路13は、書き込み制御信号に基づき、前記画像データAとデータBとのうちの大きい方を選択し、これをデータCとしてシェーディングデータRAM11へ出力する回路である。

尚、Dは書き込み、読み出し制御信号であり、Eはシェーディング補正後の出力データである。

第2図は第1図の装置におけるシェーディング

補正時のタイミングチャートであり、第3図は第1図の装置における白色校正板読み込み時の動作を説明するためのフローチャートである、尚第3図において、ST1～ST9はフローチャートの各ステップを示す。

以下、その動作を説明するに、先ず、白色校正板を読み込む。その時第3図のフローチャートに従い、ST1でシェーディングデータRAM11をクリアし、ST2でシェーディングデータRAM11をリードしデータBを得る。

次いでそのシェーディングデータRAM11からのデータBと画像データAとを、比較回路12において比較し(ST3)、選択回路13において、より白に近いレベルのデータCを選択し、そのデータCをシェーディングデータRAM11の同じアドレスにライトする(ST4, ST5, ST6)。

次いで、ST7において、シェーディングデータRAM11の次のアドレスをリードする。

主走査方向の各ビットについて、順次、上述の操作を行い、1ライン全てが終わると(ST8)、

同様に、2ライン、3ラインと読み取りを実行して行く(8T9)。

そして、白色校正板上の小さな傷や塵埃等に対して十分広い幅の読み取りを行った所で、第3図のフローチャートに基づく白色校正板の読み込み動作を終了する。

その後、実際に原稿を読ませる時には、画像データAとシェーディングデータRAM11から読み出されるデータB(より白に近いレベルのデータ)を用いて、シェーディング補正回路10によりシェーディング補正を行う。

尚、この実施例では、従来例(第4図参照)に比べて、比較回路12と選択回路13のみが追加されただけで、回路構成を複雑・膨大化することはない。

発明の効果

前記の実施例から明らかなように、本発明は、副走査方向の複数画素について、白色校正板を読み取った画像データのうちの、最も白よりに大きい値を、シェーディング補正用データとして、シ

ェーディングデータRAMに格納し、原稿読み取り時には、そのシェーディングデータRAMのシェーディング補正用データと、画像データとを用いて、シェーディング補正を行うようにしたものであるから、従来装置への比較的簡単な回路の追加により白色校正板の傷、汚れ、埃等による白基準レベルの変動という影響を受けることなく、正確なシェーディング補正を行うことができる。

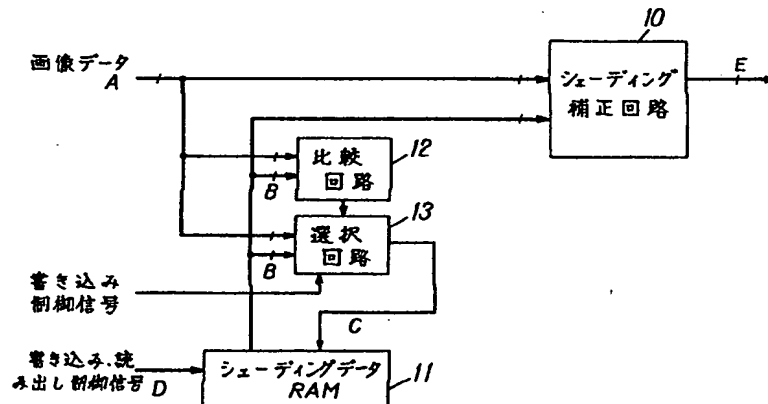
4. 図面の簡単な説明

第1図は本発明に係るシェーディング補正方法を実施するに好適な装置の概略構成を示すブロック図、第2図は第1図における装置のタイミングチャート、第3図は第1図の装置における白色校正板読み込み時の動作フローチャート、第4図は従来のシェーディング補正方法を実施するための装置の概略構成を示すブロック図、第5図は第4図の装置のタイミングチャートである。

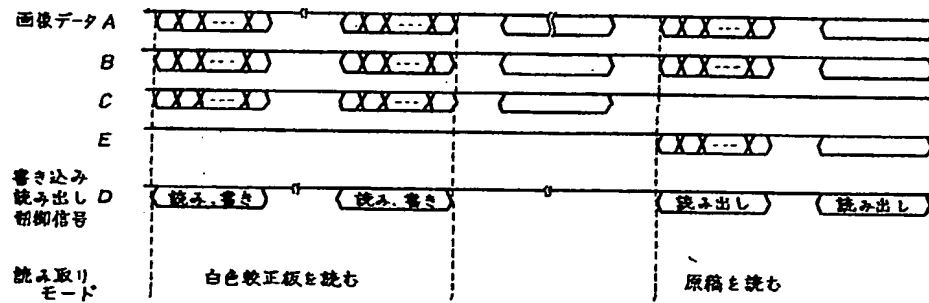
10…シェーディング補正回路、11…シェーディングデータRAM、12…比較回路、13…選択回路。

代理人の氏名 弁理士 中 尾 敏 男 ほか1名

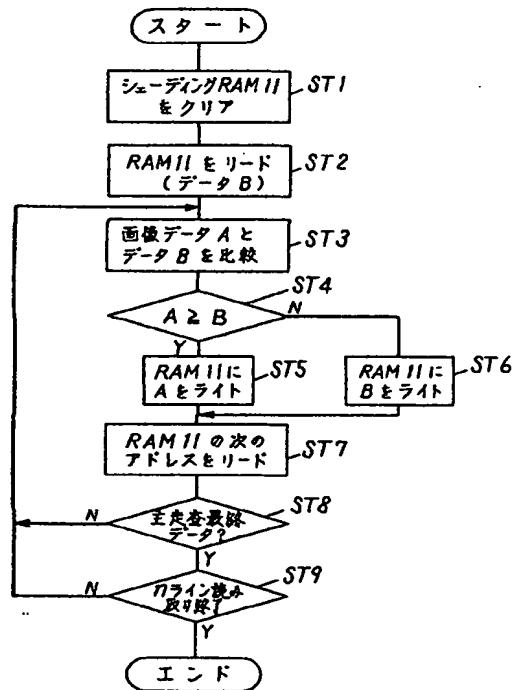
第 1 図



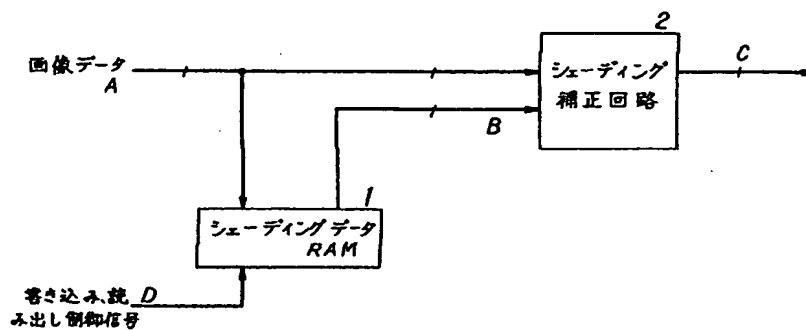
第 2 図



第 3 図



第 4 図



第 5 図

